

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000138867 A**

(43) Date of publication of application: **16.05.00**

(51) Int. Cl. **H04N 5/335**  
**H01L 27/146**

(21) Application number: **10311881**

(71) Applicant: **YOKOGAWA ELECTRIC CORP**

(22) Date of filing: **02.11.98**

(72) Inventor: **ISHIBASHI MASAHIRO**

**(54) SOLID-STATE IMAGE PICKUP ELEMENT**

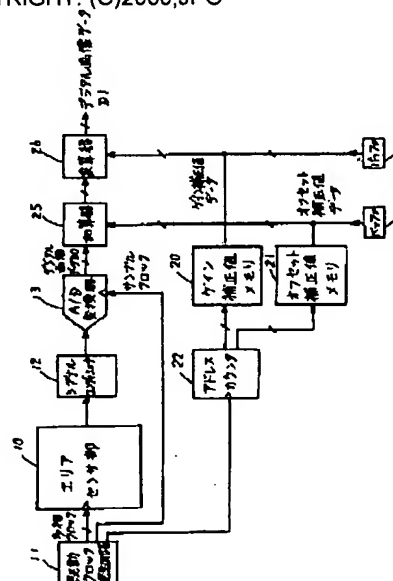
**(57) Abstract:**

**PROBLEM TO BE SOLVED:** To obtain high image quality by eliminating a specific fixed pattern noise to the solid-state image pickup element, that adopts the configuration of extracting an output signal of each semiconductor light sensor via a switch, by correcting the output signal of the semiconductor light sensor with correction data for dispersion in a characteristic of each semiconductor light optical sensor.

**SOLUTION:** Correction data to correct dispersion in a characteristic of each semiconductor light sensor are used to correct an output signal of the semiconductor light sensor. A gain correction memory 20 of this image pickup element stores gain correction data of each semiconductor light sensor in an area sensor section 10. An offset correction memory 21 stores offset correction data in each semiconductor light sensor in the area sensor section 10. An adder 25 adds offset correction data read from the memory 21 to conduct offset correction. A multiplier 26 multiplies the gain

controller data read from the memory 20 with the image data after offset so as to conduct gain correction.

COPYRIGHT: (C)2000,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-138867

(P2000-138867A)

(43) 公開日 平成12年5月16日 (2000.5.16)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームコード (参考)
H 0 4 N 5/335		H 0 4 N 5/335	P 4 M 1 1 8
H 0 1 L 27/146		H 0 1 L 27/14	A 5 C 0 2 4

審査請求 未請求 請求項の数 5 O L (全 5 頁)

(21) 出願番号 特願平10-311881

(22) 出願日 平成10年11月2日 (1998.11.2)

(71) 出願人 000006507

横河電機株式会社

東京都武蔵野市中町2丁目9番32号

(72) 発明者 石橋 昌宏

東京都武蔵野市中町2丁目9番32号 横河

電機株式会社内

Fターム (参考) 4M118 AA05 AA06 AB01 BA14 CA02

FA06 FA08 FA33 FA50

5C024 AA01 CA06 FA01 FA11 GA31

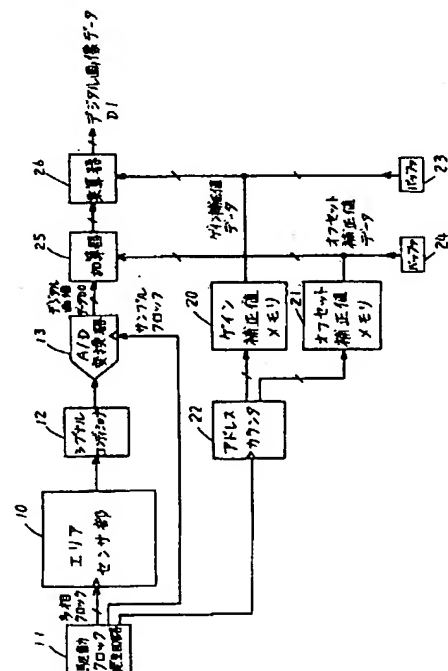
HA14 HA17 HA19 HA23 JA21

(54) 【発明の名称】 固体撮像素子

(57) 【要約】

【課題】 スイッチを介して各半導体光センサの出力信号を取り出す構成になった固体撮像素子に特有の固定パターンノイズを除去し、高画質が得られる固体撮像素子を実現する。

【解決手段】 半導体光センサを1次元方向または2次元方向に配列し、クロックにより開閉動作するスイッチを各半導体光センサの出力信号線に設け、各スイッチを順番に開閉することによって各半導体光センサの出力信号を走査し、走査により得られた画像の情報を時系列的に出力する固体撮像素子において、センサ部に設けられた各半導体光センサの特性のばらつきを補正するためのデータを用意しておき、この補正データで半導体光センサの出力信号を補正する。



## 【特許請求の範囲】

【請求項1】 半導体光センサを1次元方向または2次元方向に配列し、クロックにより開閉動作するスイッチを各半導体光センサの出力信号線に設け、各スイッチを順番に開閉することによって各半導体光センサの出力信号を走査し、走査により得られた画像の情報を時系列的に出力する固体撮像素子において、

各半導体光センサのゲイン補正值データを格納するゲイン補正值メモリと、

各半導体光センサのオフセット補正值データを格納するオフセット補正值メモリと、

各半導体光センサの出力信号を走査するための多相クロックを出力する駆動クロック発生回路と、

前記多相クロックの出力に応じて前記ゲイン補正值メモリ及びオフセット補正值メモリからゲイン補正值データ及びオフセット補正值データをそれぞれ読み出す読出手段と、

半導体光センサから得た画像データをゲイン補正值メモリから読み出したゲイン補正值データで補正するゲイン補正手段と、

半導体光センサから得た画像データをオフセット補正值メモリから読み出したオフセット補正值データで補正するオフセット補正手段と、を具備したことを特徴とする固体撮像素子。

【請求項2】 半導体光センサを1次元方向または2次元方向に配列し、クロックにより開閉動作するスイッチを各半導体光センサの出力信号線に設け、各スイッチを順番に開閉することによって各半導体光センサの出力信号を走査し、走査により得られた画像の情報を時系列的に出力する固体撮像素子において、

各半導体光センサのゲイン補正值データを格納するゲイン補正值メモリと、

各半導体光センサの出力信号を走査するための多相クロックを出力する駆動クロック発生回路と、

前記多相クロックの出力に応じて前記ゲイン補正值メモリからゲイン補正值データを読み出す読出手段と、

半導体光センサから得た画像データをゲイン補正值メモリから読み出したゲイン補正值データで補正するゲイン補正手段と、を具備したことを特徴とする固体撮像素子。

【請求項3】 半導体光センサを1次元方向または2次元方向に配列し、クロックにより開閉動作するスイッチを各半導体光センサの出力信号線に設け、各スイッチを順番に開閉することによって各半導体光センサの出力信号を走査し、走査により得られた画像の情報を時系列的に出力する固体撮像素子において、

各半導体光センサのオフセット補正值データを格納するオフセット補正值メモリと、

各半導体光センサの出力信号を走査するための多相クロックを出力する駆動クロック発生回路と、

前記多相クロックの出力に応じて前記オフセット補正值メモリからオフセット補正值データを読み出す読出手段と、

半導体光センサから得た画像データをオフセット補正值メモリから読み出したオフセット補正值データで補正するオフセット補正手段と、を具備したことを特徴とする固体撮像素子。

【請求項4】 前記スイッチは、MOSFET、バイポーラトランジスタ、メカニカルスイッチのいずれかであることを特徴とする請求項1乃至請求項3のいずれかに記載された固体撮像素子。

【請求項5】 前記半導体光センサ、スイッチ、ゲイン補正值メモリ、オフセット補正值メモリ、駆動クロック発生回路、読出手段、ゲイン補正手段及びオフセット補正手段はCMOSプロセスで一体に製造されることを特徴とする請求項1乃至請求項3のいずれかに記載された固体撮像素子。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、半導体光センサを1次元方向または2次元方向に配列し、各半導体光センサの出力信号を走査することにより、画像の1次元的分布または2次元的分布を電気信号の時間的分布に変換して出力する固体撮像素子に関するものである。更に詳しくは、スイッチを介して各半導体光センサの出力信号を取り出す構成になった固体撮像素子の特性改善に関するものである。

## 【0002】

【従来の技術】固体撮像素子にはCCD撮像素子とCMOS形撮像素子（これをCMOSセンサと呼ぶことにする）がある。CMOSセンサは、CCD撮像素子と異なり、センサ部分とその周辺回路とをCMOSプロセスで一体に製造することができるため、セット価格が安価になるという利点がある。

【0003】図2は従来におけるCMOSセンサの構成例を示した図である。図2で、エリアセンサ部10には、半導体光センサを1次元方向または2次元方向に配列し、クロックにより開閉動作するMOSFETを各半導体光センサの出力信号線に設けた構成をなしている。各MOSFETを順番に開閉していくことによって各半導体光センサの出力信号を走査する。

【0004】駆動クロック発生回路11は、各半導体光センサの出力信号を走査するための多相クロックをエリアセンサ部10に与える。シグナルコンディショナ12は、エリアセンサ部10から取り出した半導体光センサの出力信号からスイッチングノイズを除去し、信号レベルを整える。A/D変換器（アナログ/デジタル変換器）13は、半導体光センサの出力信号をデジタル信号に変換する。変換は駆動クロック発生回路11からのサンプリングクロックのタイミングで行う。A/D変換器13

の出力がデジタル画像データとして処理される。

【0005】図3はエリアセンサ部10の構成例を示した図である。図3で、半導体光センサの一例としてのフォトダイオードPD1～PDNは、1次元方向に配列されている。MOSFET S1～SNは、各半導体光センサPD1～PDNの各出力信号線に設けられている。多相クロックC1～CNはそれぞれ位相が異なり、駆動クロック発生回路11から与えられる。位相が異なる多相クロックC1～CNによりMOSFET S1～SNが順番に開閉され、フォトダイオードPD1～PDNの出力信号が順次に取り出される。

【0006】CMOSセンサは、センサ部の基板上に周辺回路を取り込むことから、安価で高機能を実現できるというメリットがある。その反面、MOSFETの特性のばらつき、配線インピーダンスのばらつき等によって、CMOSセンサ特有の固定パターンノイズが発生し、画質の悪化を招くという問題点があった。このような事情から、従来は高画質を要求される場合はCCD撮像素子を用いてきた。

【0007】

【発明が解決しようとする課題】本発明は上述した問題点を解決するためになされたものであり、センサ部に設けられた各半導体光センサの特性のばらつきを補正するためのデータを用意しておき、この補正データで半導体光センサの出力信号を補正することによって、スイッチを介して各半導体光センサの出力信号を取り出す構成になった固体撮像素子に特有の固定パターンノイズを除去し、高画質が得られる固体撮像素子を実現することを目的とする。

【0008】

【課題を解決するための手段】本発明は次のとおり構成になった固体撮像素子である。

【0009】(1) 半導体光センサを1次元方向または2次元方向に配列し、クロックにより開閉動作するスイッチを各半導体光センサの出力信号線に設け、各スイッチを順番に開閉することによって各半導体光センサの出力信号を走査し、走査により得られた画像の情報を時系列的に出力する固体撮像素子において、各半導体光センサのゲイン補正值データを格納するゲイン補正值メモリと、各半導体光センサのオフセット補正值データを格納するオフセット補正值メモリと、各半導体光センサの出力信号を走査するための多相クロックを出力する駆動クロック発生回路と、前記多相クロックの出力に応じて前記ゲイン補正值メモリ及びオフセット補正值メモリからゲイン補正值データ及びオフセット補正值データをそれぞれ読み出す読出手段と、半導体光センサから得た画像データをゲイン補正值メモリから読み出したゲイン補正值データで補正するゲイン補正手段と、半導体光センサから得た画像データをオフセット補正值メモリから読み出したオフセット補正值データで補正するオフセット補

正手段と、を具備したことを特徴とする固体撮像素子。

【0010】(2) 半導体光センサを1次元方向または2次元方向に配列し、クロックにより開閉動作するスイッチを各半導体光センサの出力信号線に設け、各スイッチを順番に開閉することによって各半導体光センサの出力信号を走査し、走査により得られた画像の情報を時系列的に出力する固体撮像素子において、各半導体光センサのゲイン補正值データを格納するゲイン補正值メモリと、各半導体光センサの出力信号を走査するための多相クロックを出力する駆動クロック発生回路と、前記多相クロックの出力に応じて前記ゲイン補正值メモリからゲイン補正值データを読み出す読出手段と、半導体光センサから得た画像データをゲイン補正值メモリから読み出したゲイン補正值データで補正するゲイン補正手段と、を具備したことを特徴とする固体撮像素子。

【0011】(3) 半導体光センサを1次元方向または2次元方向に配列し、クロックにより開閉動作するスイッチを各半導体光センサの出力信号線に設け、各スイッチを順番に開閉することによって各半導体光センサの出力信号を走査し、走査により得られた画像の情報を時系列的に出力する固体撮像素子において、各半導体光センサのオフセット補正值データを格納するオフセット補正值メモリと、各半導体光センサの出力信号を走査するための多相クロックを出力する駆動クロック発生回路と、前記多相クロックの出力に応じて前記オフセット補正值メモリからオフセット補正值データを読み出す読出手段と、半導体光センサから得た画像データをオフセット補正值メモリから読み出したオフセット補正值データで補正するオフセット補正手段と、を具備したことを特徴とする固体撮像素子。

【0012】(4) 前記スイッチは、MOSFET、バイポーラトランジスタ、メカニカルスイッチのいずれかであることを特徴とする(1)乃至(3)のいずれかに記載された固体撮像素子。

【0013】(5) 前記半導体光センサ、スイッチ、ゲイン補正值メモリ、オフセット補正值メモリ、駆動クロック発生回路、読出手段、ゲイン補正手段及びオフセット補正手段はCMOSプロセスで一体に製造されることを特徴とする(1)乃至(3)のいずれかに記載された固体撮像素子。

【0014】

【発明の実施の形態】以下図面を用いて本発明を詳しく説明する。図1は本発明の一実施例を示す構成図である。図1で図2と同一のものは同一符号を付ける。

【0015】図1で、ゲイン補正值メモリ20は、エリアセンサ部10にある各半導体光センサのゲイン補正值データを格納する。ゲイン補正值データには、半導体光センサの配置位置に応じたアドレスが付けられている。オフセット補正值メモリ21は、エリアセンサ部10にある各半導体光センサのオフセット補正值データを格納

する。オフセット補正值データもゲイン補正值データと同様にアドレスが割り付けられている。

【0016】アドレスカウンタ22は、駆動クロック発生回路11が出力する多相クロックのクロック数をカウントし、カウントに応じたアドレスを出力する。半導体光センサの出力信号を順番に取り出していくに従って、カウントが増加または減少していく。従って、カウントに応じたアドレスをゲイン補正值メモリ20及びオフセット補正值メモリ21に与えることによって、各半導体光センサに対応するゲイン補正值データ及びオフセット補正值データが順次に読み出される。

【0017】バッファ23及び24は、外部から補正值データをゲイン補正值メモリ20及びオフセット補正值メモリ21に書き込むときにデータを一時的に格納する。加算器25は、半導体光センサから得た画像データにオフセット補正值メモリ21から読み出したオフセット補正值データを加算することによって、オフセット補正演算を行う。乗算器26は、オフセット補正後の画像データにゲイン補正值メモリ20から読み出したゲイン補正值データを乗算することによって、ゲイン補正演算を行う。乗算器26が固定パターンノイズ除去後のデジタル画像データD1として出力される。

【0018】図1に示す回路はCMOSプロセスで一体に製造される。

【0019】図1の固体撮像素子の動作を説明する。まず、補正值データを書き込む動作について説明する。最初に、ゲイン補正值メモリ20の記憶データを「1」に、オフセット補正值メモリ21の記憶データを「0」にそれぞれ初期化する。これは、初期状態をゲイン「1」、オフセット「0」にするためである。

【0020】次に、既知の一樣な光量 $\phi_1$ の光をエリアセンサ部10に当て、このときのデジタル画像データを外部で記憶しておく。その後、 $\phi_1$ とは異なる既知の一樣な光量 $\phi_2$ を同様にして、同じくデジタル画像データを外部で記憶しておく。光量 $\phi_1$ と $\phi_2$ は全画素数（全半導体光センサ数）のデータがあり、それぞれ一樣なデータであるはずだが、誤差を含んでいることがある。そこで、半導体光センサの出力は光量に対してリニアの関係にあると仮定し、一次補間式 $y = ax + b$ を用いる。ここで、 $y$ は半導体光センサの出力、 $x$ は光量である。

【0021】外部で記憶した半導体光センサの出力と光量 $\phi_1$ 及び $\phi_2$ を $y = ax + b$ に代入し、係数 $a$ と $b$ の値を求める。係数 $a$ と $b$ は半導体光センサ毎に求める。係数 $a$ と $b$ よりゲイン補正值 $1/a$ とオフセット補正值 $-b$ を半導体光センサ毎に求める。エリアセンサ部10にカラーフィルタがあるときは、各カラー毎に計算する。

【0022】このようにして求めた補正值 $1/a$ と $-b$ をバッファ23と24を介して外部からゲイン補正值メモリ20及びオフセット補正值メモリ21に書き込む。補正值 $1/a$ と $-b$ を用いることにより、一次補間式 $y$

$= ax + b$ は $y = x$ に補正される。これらの作業はデバイスの検査・調整工程で行われる。

【0023】次に、補正值データを用いて固体パターンノイズを除去する動作を説明する。 $A/D$ 変換器13から得られたデジタル画像データD0に対して、画素毎（半導体光センサ毎）に、加算器25でオフセット補正を、乗算器26でオフセット補正をそれぞれ行う。これにより、一次関数で補正されたデータD1を得ることができる。

【0024】なお、実施例ではスイッチの例としてMOSFETを挙げているが、スイッチはこれに限らずバイポーラトランジスタ等の半導体スイッチであっても、メカニカルスイッチであってもよい。

【0025】また、実施例ではCMOSセンサの例を挙げているが、CMOSセンサに限ることはない。本発明は、スイッチを介して各半導体光センサの出力信号を取り出す構成になった固体撮像素子であればよい。

【0026】また、実施例ではオフセット補正をするための回路とゲイン補正をするための回路の両方を設けた場合について説明したが、これらの回路の一方だけ設けてもよい。

【0027】また、加算器25と乗算器26をシグナルコンディショナ12と $A/D$ 変換器13の間に設けてもよい。この場合は、ゲイン補正值メモリ20とオフセット補正值メモリ21の読出データを $D/A$ 変換してから加算器25と乗算器26に与える。

【0028】

【発明の効果】本発明によれば次の効果が得られる。

【0029】請求項1乃至請求項3の発明によれば、スイッチを介して各半導体光センサの出力信号を取り出す構成になった固体撮像素子に特有の固定パターンノイズを除去し、高画質の画像を得ることができる。

【0030】請求項4の発明によれば、スイッチが半導体スイッチである場合は、高速動作と信頼性の向上を実現できる。メカニカルスイッチである場合は、半導体スイッチに比べてリーク電流を低減できる。

【0031】請求項5の発明によれば、センサ部分とその周辺回路とをCMOSプロセスで一体に製造することができるため、安価な回路で高画質の固体撮像素子が得られる。

【0032】以上説明したように本発明によれば、スイッチを介して各半導体光センサの出力信号を取り出す構成になった固体撮像素子を用いてもCCD撮像素子と同等な高画質が得られる固体撮像素子を実現できる。

【図面の簡単な説明】

【図1】本発明の一実施例を示す構成図である。

【図2】従来におけるCMOSセンサの構成例を示した図である。

【図3】図2のCMOSセンサの要部構成図である。

【符号の説明】

# Best Available Copy

(5)

特開2000-138867

7

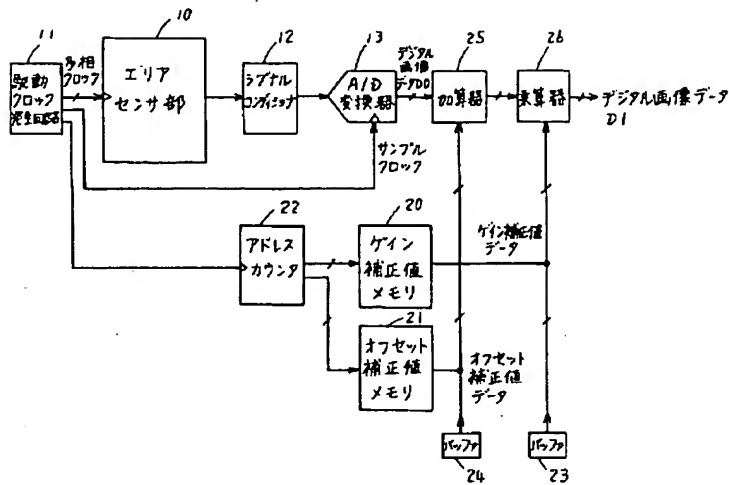
8

- 10 エリアセンサ部
- 11 駆動クロック発生回路
- 20 ゲイン補正值メモリ
- 21 オフセット補正值メモリ

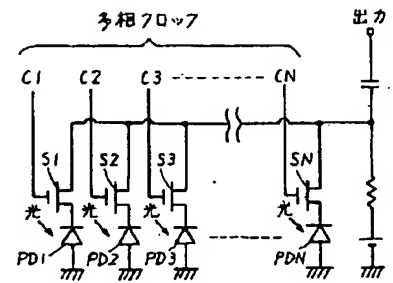
- \* 22 アドレスカウンタ
- 25 加算器
- 26 乗算器

\*

【図1】



【図3】



【図2】

